

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10112625 A**

(43) Date of publication of application: **28.04.98**

(51) Int. Cl.

H03H 7/40
H04B 1/04

(21) Application number: **08281647**

(22) Date of filing: **04.10.96**

(71) Applicant: **KOKUSAI ELECTRIC CO LTD**

(72) Inventor: **KAWAMURA SHIGERU**
YAMASHITA NOBUYUKI
OIKAWA SUSUMU

(54) TRACKING CIRCUIT FOR MATCHED TUNER
CIRCUIT OF TRANSMITTER AND TRACKING
METHOD FOR MATCHED TUNER CIRCUIT

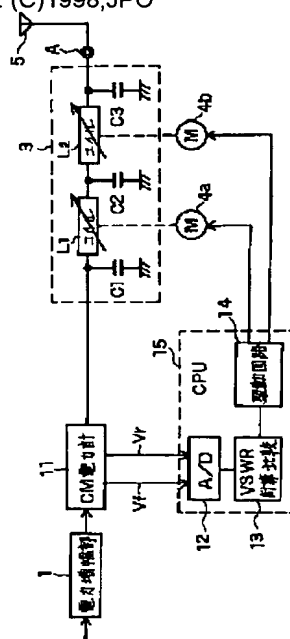
the output of the circuit 13, so that the VSWR is reduced less than the prescribed value.

COPYRIGHT: (C)1998,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a matched tuner circuit using the VSWR(voltage standing wave ratio) and also to provide a tracking method of the matched tuner circuit.

SOLUTION: A matched tuner circuit 3 secures impedance matching between a transmission power amplifying part 1 and an antenna 5 by means of variable elements of a variable coil and/or a variable capacitor. Then a control (tracking) circuit of the circuit 3 consists of a CM wattmeter 11 which is placed at the output side of the part 1, a calculation comparison circuit 13 which calculates a VSWR from the traveling-wave voltage V_f and the reflected wave voltage V_r which are detected by the wattmeter 11 and also detects the change of the VSWR, and a variable element drive circuit 14 which drives the variable elements to increase or decrease the inductance or capacitance when the VSWR calculated by the circuit 13 is larger than the prescribed value. Then the circuit 14 is controlled by



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-112625

(43) 公開日 平成10年(1998) 4月28日

(51) Int.Cl.⁶

識別記号

F I

H 0 3 H 7/40

H 0 3 H 7/40

H 0 4 B 1/04

H 0 4 B 1/04

B

審査請求 未請求 請求項の数 4 F D (全 9 頁)

(21) 出願番号 特願平8-281647

(22) 出願日 平成8年(1996)10月4日

(71) 出願人 000001122

国際電気株式会社

東京都中野区東中野三丁目14番20号

(72) 発明者 川村 繁

東京都中野区東中野三丁目14番20号 国際
電気株式会社内

(72) 発明者 山下 信之

東京都中野区東中野三丁目14番20号 国際
電気株式会社内

(72) 発明者 及川 将

東京都中野区東中野三丁目14番20号 国際
電気株式会社内

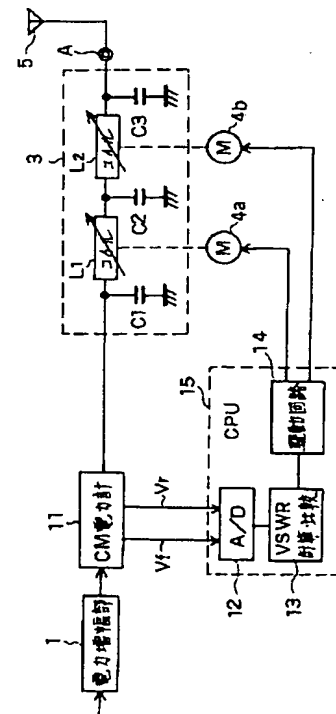
(74) 代理人 弁理士 大塚 学

(54) 【発明の名称】 送信機の整合同調回路の追尾回路及び整合同調回路の追尾方法

(57) 【要約】

【課題】 送信機の周波数切り替え時等の際に用いられる、種々の整合同調回路に適用できる追尾回路に関する。

【解決手段】 送信電力増幅部1とアンテナ5とのインピーダンスの整合を可変コイル及び／又は可変コンデンサの可変素子を用いて行う整合同調回路3の制御（追尾）回路において、送信電力増幅部1の出力側に設けられたCM電力計11と、CM電力計11によって検出される進行波電圧 V_f と反射波電圧 V_r とから電圧定在波比を求めると共に、電圧定在波比の変化を検知する計算比較回路13と、計算比較回路13によって求められた電圧定在波比が予め定められた値より大きい場合に、前記可変素子をそれぞれ駆動してインダクタンス又は容量を増減せしめる可変素子駆動回路14とから構成され、電圧定在波比が予め定められた値以下になるよう計算比較回路13の出力により可変素子駆動回路14を制御するようにした。



【特許請求の範囲】

【請求項1】 送信電力増幅部とアンテナとのインピーダンスの整合を、少なくとも2個の変可変コイル及び／又は可変コンデンサの可変素子を用いて行う整合回路の追尾回路において、

前記送信電力増幅部の出力側に設けられたCM電力計と、

該CM電力計によって検出される進行波電圧と反射波電圧とから電圧定在波比を求めると共に、該電圧定在波比の変化を検出する計算比較回路と、

該計算比較回路によって求められた前記電圧定在波比が予め定められた値より大きい場合に、前記可変素子をそれぞれ駆動して、そのインダクタンス又は容量を増減せしめる可変素子駆動回路とから構成され、

前記電圧定在波比が予め定められた値以下になるよう前記計算比較回路の出力により前記可変素子駆動回路を制御するようにしたことを特徴とする送信機の整合回路の追尾回路。

【請求項2】 送信電力増幅部とアンテナとのインピーダンスの整合を、少なくとも2個の変可変コイル及び／又は可変コンデンサの可変素子を用いて行う整合回路の追尾方法において、

前記送信電力増幅部の出力側に設けられたCM電力計と、

該CM電力計によって検出される進行波電圧と反射波電圧とから電圧定在波比を求め、該電圧定在波比が予め定められた値より大きい場合は、前記可変素子のうちの一方の可変素子を前記電圧定在波比が最小値点を通過する位置までインダクタンス又は容量を所定のステップ幅で増加及び減少させる手段と、

前記可変素子のうちの他方の可変素子を前記電圧定在波比が最小値点を通過する位置までインダクタンス又は容量を所定のステップ幅で増加及び減少させる手段とを備え、

前記一方の可変素子と前記他方の可変素子とを交互に前記電圧定在波比が最小値点を通過する位置までインダクタンス又は容量を増加及び減少させるループを形成し、前記電圧定在波比が予め定められた値より小さくなるまで、このループを繰り返し動作をせしめるようにしたことを特徴とする送信機の整合回路の追尾方法。

【請求項3】 前記可変素子のインダクタンス又は容量を変化させるステップ幅を、最初は粗くしループの回数を重ねる毎に順次に密にするようにした請求項2記載の送信機の整合回路の追尾方法。

【請求項4】 前記一方の可変素子と前記他方の可変素子とを交互に前記電圧定在波比が最小値点を通過する位置までインダクタンス又は容量を増加及び減少させるループを所定回数繰り返しても、前記電圧定在波比が予め定められた値より小さくならない場合は、強制的に追尾動作を終了させるようにした請求項2及び3記載の送信

機の整合回路の追尾方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、送信機の周波数切り替え時等の、送信側と負荷側とのインピーダンス整合をとるための整合回路の追尾回路及び整合回路の追尾方法に関する。

【0002】

【従来の技術】送信機、特に短波送信機は、電力増幅部の後に高調波を低減するフィルタ及び電力増幅部とアンテナのインピーダンスを整合するための回路を有し、高調波除去フィルタと整合機能を持たせるため、種々の整合回路が使われている。また、短波送信機は、通常1台の送信機で複数の周波数を持ち、運用時間、エリア、用途等によって周波数を切り替えて使うため、整合回路は周波数によって位置変更を行う必要があり、通常この整合回路は2個の可変素子を用いて行われる。また、運用中にアンテナインピーダンスが変化した場合には、常に最適な整合回路を維持するため整合点を自動的に変更させる必要がある。

【0003】そこで従来は、図6に示すように送信機の電力増幅部1、負荷・位相誤差検出回路2、コンデンサC1、C2、C3と可変コイルL1、L2とからなるダブルパイ回路方式の整合回路3、可変コイルL1、L2を可変駆動させるモータ4a、4b、アンテナ5、負荷・位相誤差検出回路2で検出された負荷誤差(V_z)と位相誤差(V_φ)に基づき整合回路3の追尾を行うA/D変換器6b、6a及びモータ4a、4bの駆動回路7a、7bを有するCPU8などから構成された整合回路の追尾回路が用いられていた。この回路構成における追尾動作は、負荷・位相誤差検出回路2で検出された負荷誤差(V_z)、位相誤差(V_φ)は、A/D変換器6b、6aによりデジタル信号に変換され、その極性及びしきい値をCPU8で処理判断して可変コイルL1、L2の可変部を駆動し整合回路を行う。なお、コンデンサC1、C2、C3は実際の回路では、図示してない切替スイッチによりバンド毎に切り替えて使う。また、可変コイルL1は位相誤差で、可変コイルL2は負荷誤差で追尾する。

【0004】即ち、この回路の一般的動作は、整合回路の入力点Aにおけるインピーダンスを擬似的にみて、規定インピーダンス($Z = R_s + jX_s$)より高いか低い、また誘導性か容量性かを電圧的に検出して(V_z、V_φ)、その信号である決められたアルゴリズムに従って2個の可変素子(可変コイル2個又は可変コンデンサ2個、若しくは可変コイルと可変コンデンサの組合せ)を動かして整合回路を取っていた。従って、この例のダブルパイ回路においては、誘導性の場合は可変コイルL1を増に、容量性の場合は可変コイルL1を減に調整すると共に、規定インピーダンスより高い場合は

可変コイルL2を減に、反対に低い場合は可変コイルL2を増に調整する。これらのアルゴリズムを使って、運用中であっても自動的に負荷インピーダンス（アンテナインピーダンス）に追従させている。

【0005】

【発明が解決しようとする課題】しかし、この従来の方法では、整合同調回路3が例えばパイ回路、ダブルパイ回路、T回路等種々の回路方式毎にアルゴリズムを変える必要がある。また、負荷が大きく変化し整同調合点から大きくずれた場合、アルゴリズムには合致なくなり、自動追従が発散することがある。また、従来の方法では、負荷変動による自動追尾（自動同調・整合）及びプリセットからの自動補正の範囲が狭く、かつ発散する領域、即ち、可変素子を決められたアルゴリズムに従って交互に動かしても収束しない領域に入り、可変素子が暴走する現象が発生していた。また、回路方式によってアルゴリズムを変更する必要もある。本発明は、このような従来技術の問題点を解決するもので、VSWR（電圧定在波比）を用いる整合同調回路及びその整合同調回路における追尾方法を提供するものである。

【0006】

【課題を解決するための手段】本発明の送信機の整合同調回路の追尾回路は、送信電力増幅部とアンテナとのインピーダンスの整合を少なくとも2個可変コイル及び／又は可変コンデンサの可変素子を用いて行う整合同調回路の追尾回路において、前記送信電力増幅部の出力側に設けられたCM電力計と、該CM電力計によって検出される進行波電圧と反射波電圧とから電圧定在波比を求めると共に、該電圧定在波比の変化を検出する計算比較回路と、該計算比較回路によって求められた前記電圧定在波比が予め定められた値より大きい場合に、前記可変素子をそれぞれ駆動して、そのインダクタンス又は容量を増減せしめる可変素子駆動回路とから構成され、前記電圧定在波比が予め定められた値以下になるよう前記計算比較回路の出力により前記可変素子駆動回路を制御するようにしたものである。

【0007】本発明の送信機の整合同調回路の追尾方法は、送信電力増幅部とアンテナとのインピーダンスの整合を少なくとも2個の可変コイル及び／又は可変コンデンサの可変素子を用いて行う整合同調の追尾方法において、前記送信電力増幅部の出力側に設けられたCM電力計と、該CM電力計によって検出される進行波電圧と反射波電圧とから電圧定在波比を求め、該電圧定在波比が予め定められた値より大きい場合は、前記可変素子のうちの一方の可変素子を前記電圧定在波比が最小値点を通過する位置までインダクタンス又は容量を所定のステップ幅で増加及び減少させる手段と、前記可変素子のうちの他方の可変素子を前記電圧定在波比が最小値点を通過する位置までインダクタンス又は容量を所定のステップ幅で増加及び減少させる手段とを備え、前記一方の可変

素子と前記他方の可変素子とを交互に前記電圧定在波比が最小値点を通過する位置までインダクタンス又は容量を増加及び減少させるループを形成し、前記電圧定在波比が予め定められた値より小さくなるまで、このループを繰り返して動作をせしめるようにしたものである。

【0008】

【発明の実施の形態】図1は、送信機のダブルパイ回路構成の整合同調回路の追尾回路で、VSWR（電圧定在波比）を用いて行うものである。各可変素子を動作させる誤差信号は、CM電力計11でVf（進行波電圧）、Vr（反射波電圧）信号として検出し、この検出信号（Vf、Vr）は、A/D変換器12、VSWRの計算比較回路13及びモータ4a、4bの駆動回路14を有するCPU15などから構成されている。この追尾回路は、CM電力計11で検出したVf、VrからVSWRを求め、予め定められている規定値（しきい値）と比較し、その規定値を下回るよう駆動回路14で可変コイルL1、L2のインダクタンスを可変させ、整合同調を行うようにしたものである。

【0009】この追尾回路における整合同調の追尾方法は、VSWRの計算値に基づき可変コイルL1、L2を交互に強制的に、予め定められたステップ幅だけそれぞれ増加・減少方向に少し駆動させて測定したVSWRと、その直前に測定したVSWRとを比較し、その繰り返してVSWRの最小値点に追従させる方法である。図2及び図3は、本発明のVSWRによる追尾方法の一実施例のフローチャートであり、送信機の出力が出ているときは常にVSWRを監視し、VSWRが規定以上（この例では1.1）になったら追尾動作に入るが、ここでVSWRがある基準値（この例では2.0）を越えて悪化している場合は、出力を低減してから追尾動作に入る。次に可変素子である可変コイルL1、L2のインダクタンスの1ステップ毎に変化する幅（コイルステップ幅）の設定は、最初の追尾時は粗調（ステップ幅を粗く）で行うが、追尾のループ回数を重ねる毎にステップ幅を密に（狭く）して追尾時間の効率化を計る。なお、これらは可変素子のモータにステッピングモータを使った場合であり、通常のモータならモータ速度を変えるようにしてもよい。

【0010】次に、いずれかの可変コイルL1、L2を強制的にインダクタンスが増加又は減少する方向（コンデンサの場合は容量の増、減）に所定ステップ幅だけ動かす。この実施例では最初の可変コイルL1減ステージでは、可変コイルL1を減少方向に1ステップ動かし、減少動作の前後のVSWRの比較を行い、VSWRが悪くなった場合は次の可変コイルL2減ステージに移行する。またVSWRが良くなった場合は同方向にさらに所定ステップ幅だけ動かし、その都度その前後のVSWRを比較し、VSWRの前後の比較で可変後の測定値が悪くなるまでこの動作を繰り返す。そして悪くなった時

点、即ちVSWRの最小値を見つけたら次の可変コイルL2減ステージに移行する。この動作中にVSWRの追込値が規定値（この例では1.05）以内になったらループから抜け出して、出力判定を行う。

【0011】次の可変コイルL2減ステージでも、可変コイルL1減と同様に可変コイルL2のインダクタンスを所定ステップ幅で減少させ、VSWRの最小値を見つけたら次のL1増のステージに行く。このようにしてL1減→L2減→L1増→L2増のステージを通過したら、前述したようにステップ幅を1回目より狭くして同じルートでVSWRの最小値を探す。以上の方法でVSWRの追込値が規定値（この例では1.05）以内になったらループを抜け出して、出力の高、低判定フローに行き、そこで出力判定が低なら再びVSWRの最小値の探索ループに戻る。出力判定が高ならば追尾動作を完了する。なお、何かの理由でVSWR探索ルートを抜けられないときには、回数をカウントして規定値以上（この例では20回）になったら、警報（ALM）を出し送信機を停止する等の処理をする。なお、図2及び図3のフローチャートにおいて、VSは測定時のVSWR値を表し、S1はVSに可変される直前のVSWR値を表している。また、可変コイルL1、L2のそれぞれのインダクタンス増減の順序は、任意に定めることができる。

【0012】図4及び図5は、図2及び図3に示したダブルパイ回路のVSWR追尾フローチャートの詳細フローである。以下この例について説明する。まず、条件設定を行うもので、VSWRの計算はSWR簡易計算即ち、 $SWR = (V_f + V_r) / (V_f - V_r)$ とする。追尾動作の判定は、例えばVSWRが1.1以上であれば追尾動作をスタートさせる。また出力の高・低制御は、例えばVSWRが2.0以上の場合は、出力をそれ以下に低下させる。可変コイルL1、L2の初期ステップ幅K、VSWRの規定値（追込み目標値）S及びVSWRの初期値S1を定める。例えば、 $K = 0.05 \mu H$ 、 $S = 1.01$ 、 $S1 = VS (VSWR)$ とする。可変コイルL1、L2のステップ幅は、例えば、 K/N のようにループ回数(N)毎に密（狭く）になるようにする。

【0013】次に、L1減ステージで、初期設定の粗いコイルステップ幅でコイルL1のインダクタンスを減少させ、この時点で計算されたVSWR値、即ちVSを可変前のVSWR値として記憶されているS1と比較する。もし、VSが規定値S以下であればループを抜け出し、出力高、低の判定に入り、出力低なら出力高にして再度VSWR最小探索ループに入る。また出力高ならば追尾動作を完了させる。VSが規定値S以上であれば初期値S1と比較し、VSがS1より大きく（悪く）なっていれば次のL2減ステージへ行く。また、VSがS1より小さく（良く）なっていればL1減ステージ内でL1減を続け、ステップ毎にVSを前の値S1と比較し、その過程でVSがS1より大きく（悪く）なれば次のL

2減ステージへ行く。このとき、この実施例ではコイルL1のインダクタンスを悪くなる前の状態に1ステップ戻してL2減ステージへ移行させているが、戻さないでそのまま移行させてもよい。

【0014】L2減ステージでもL1減ステージと同様に、コイルL2を粗いコイルステップ幅でコイルL2のインダクタンスを減少させ、計算されたVSと追込値Sと比較し、出力判定に行くか否かを判定し、 $VS < S$ であれば出力判定に行き、出力高であれば追尾動作を完了させる。また、 $VS > S$ であれば、VSとS1とを比較してL2の減少を繰り返すか、或いは次のL1増のステージに行くかが判断され実行される。VSとS1との比較結果が $VS > S1$ であれば次のL1増ステージへ行く。このL1増のステージではコイルL1を、前のステージと同様に粗いコイルステップ幅でインダクタンスを増加させ、そのとき計算されたVSと規定値Sとを比較し、L1減のステージと同様に出力判定に行くか否かを判断し、出力判定に行けない場合はVSとS1とを比較し、L1の増加を繰り返すか、或いは次のL2増のステージに行くかが判断され実行される。VSとS1との比較結果が $VS > S1$ であれば次のL2増ステージに移行する。

【0015】このL2増のステージではコイルL2を、粗いコイルステップ幅でインダクタンスを増加させ、計算されたVSと規定値Sとを比較し、L1増のステージと同様に出力判定に行くか否かを判断し、出力判定に行けない場合はVSとS1とを比較し、L2の増加を繰り返すか、或いはループの最初のL1減のステージに戻すかが判断され実行される。そして比較結果が $VS > S1$ であればL1減ステージに戻り、2回目のループに入る。このときの各ステージにおけるインダクタンス増減時のコイルステップ幅は、前述したように1回目よりも狭い、例えば $K/2$ のようなコイルステップ幅にしてVSを計算し、規定値S及び記憶されている前回のVSWRであるS1との比較を行い、1回目のループと同様の動作を行う。この2回目のループの各ステージでも $VS < S$ にならなかった場合は、インダクタンス増減時のコイルステップ幅を更に狭い、例えば $K/3$ のようなコイルステップ幅にして3回目のループに入る。

【0016】以下同様なループ動作を繰り返し、 $VS < S$ になるまで続けられる。但し、ループ回数が所定回数（この例では20回としている）を越えたら、強制的に追尾動作を終了させ、警報（ALM）を出すようあにしている。前述の実施例は、可変素子としての可変コイルL1、L2をそれぞれ減少動作させた後、増加動作させているが、可変コイルL1、L2の動作順序と、そのインダクタンスの増減動作順序はこの実施例に限られるものではなく、どのような順序であってもよい。また、可変素子として可変コイルを用いた例を示しているが、可変コンデンサを用いてもよい。

【0017】

【発明の効果】以上説明したように本発明によれば、整合同調回路がパイ回路、ダブルパイ回路、T回路等のように回路形式が異なつていても、自動追尾及び自動同調のアルゴリズム（通常機器においてはソフトプログラムになる）を変更する必要がなく、かつ自動追尾及び自動同調のための誤差検出器には送信機の出力に用いられているCM電力計を使用することができるなどの効果を奏するものである。

【図面の簡単な説明】

【図1】本発明による送信機の整合・同調回路の追尾回路の一実施例のブロック回路図である。

【図2】本発明による送信機の整合・同調回路の追尾方法を説明するフローチャート図の一部で、図3と合体されるものである。

【図3】本発明による送信機の整合・同調回路の追尾方法を説明するフローチャート図の一部で、図2と合体されるものである。

【図4】本発明による送信機の整合・同調回路の追尾方

法の詳細を説明するフローチャート図の一部で、図5と合体されるものである。

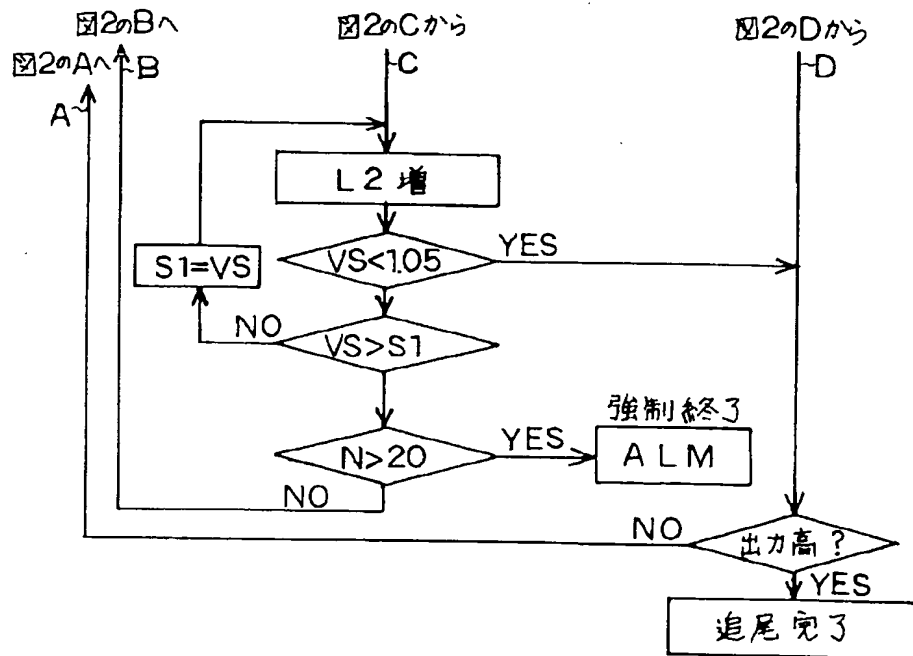
【図5】本発明による送信機の整合・同調回路の追尾方法の詳細を説明するフローチャート図の一部で、図4と合体されるものである。

【図6】従来の送信機の整合・同調回路の追尾回路の一例のブロック回路図である。

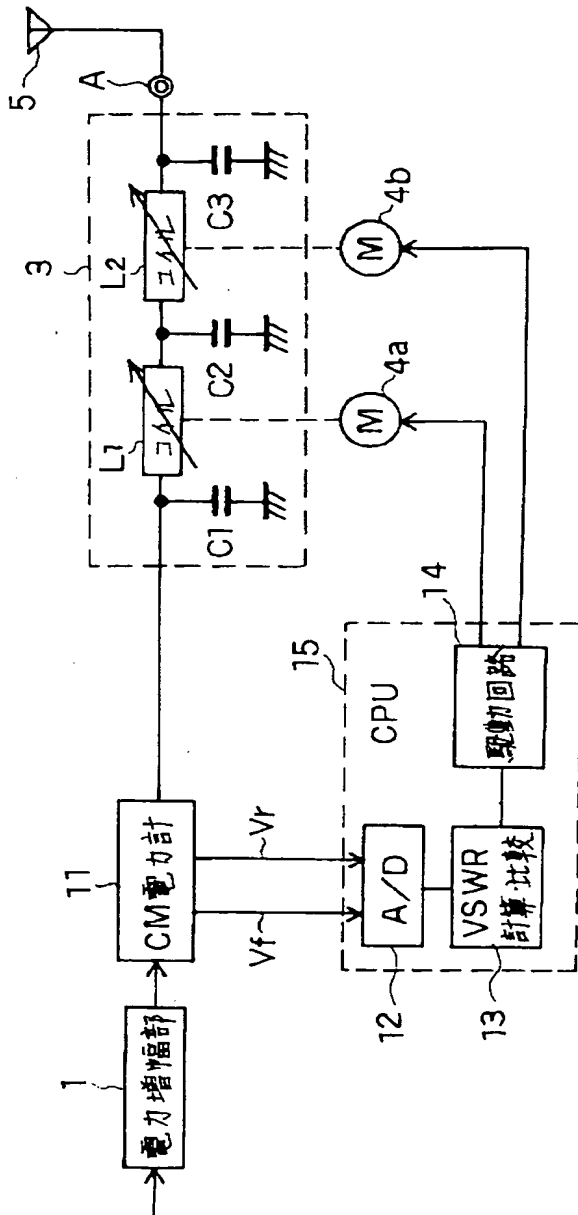
【符号の説明】

- 1 電力増幅部
- 2 負荷・位相誤差検出器
- 3 整合同調回路
- 4 a, 4 b モータ
- 5 アンテナ
- 6 a, 6 b, 12 A/D変換器
- 7 a, 7 b, 14 駆動制御回路
- 8, 15 CPU
- 11 CM電力計
- 13 VSWS計算・比較回路

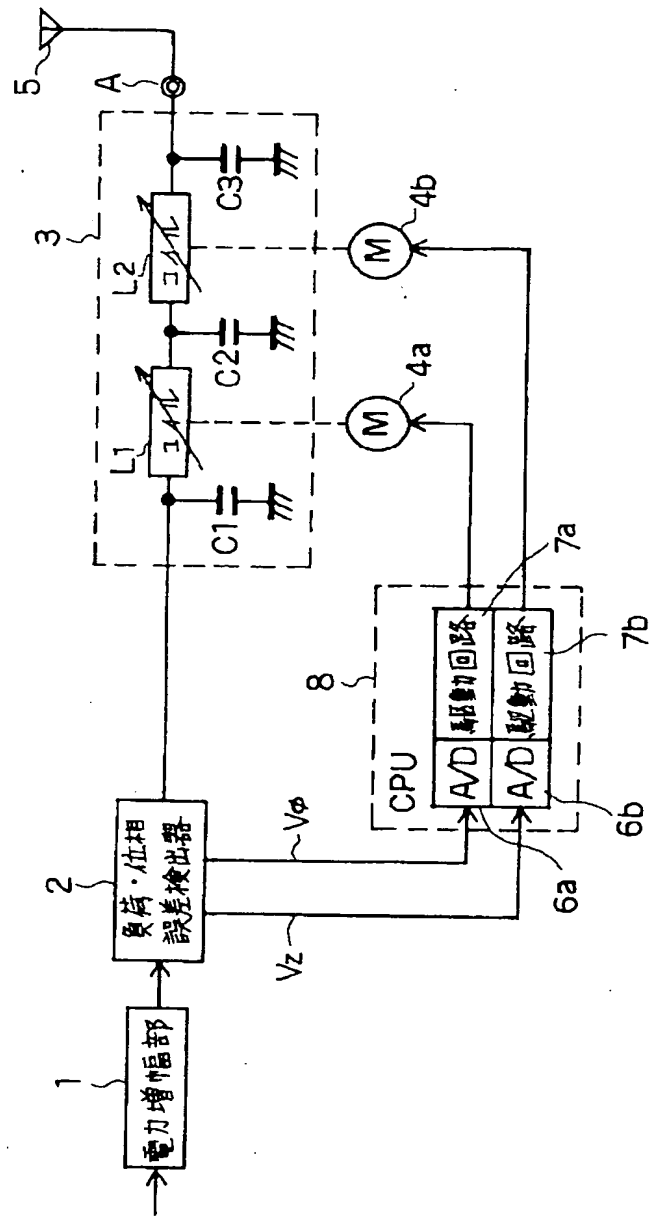
【図3】



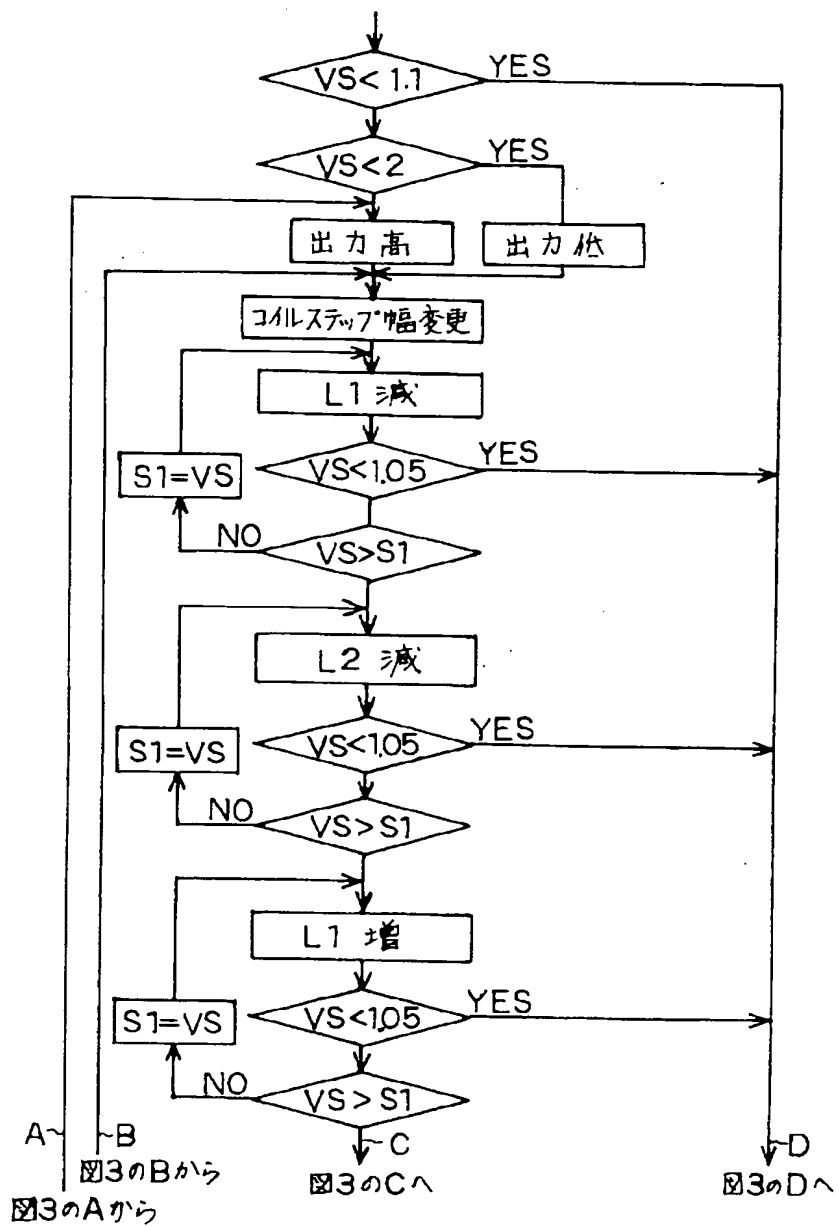
【図1】



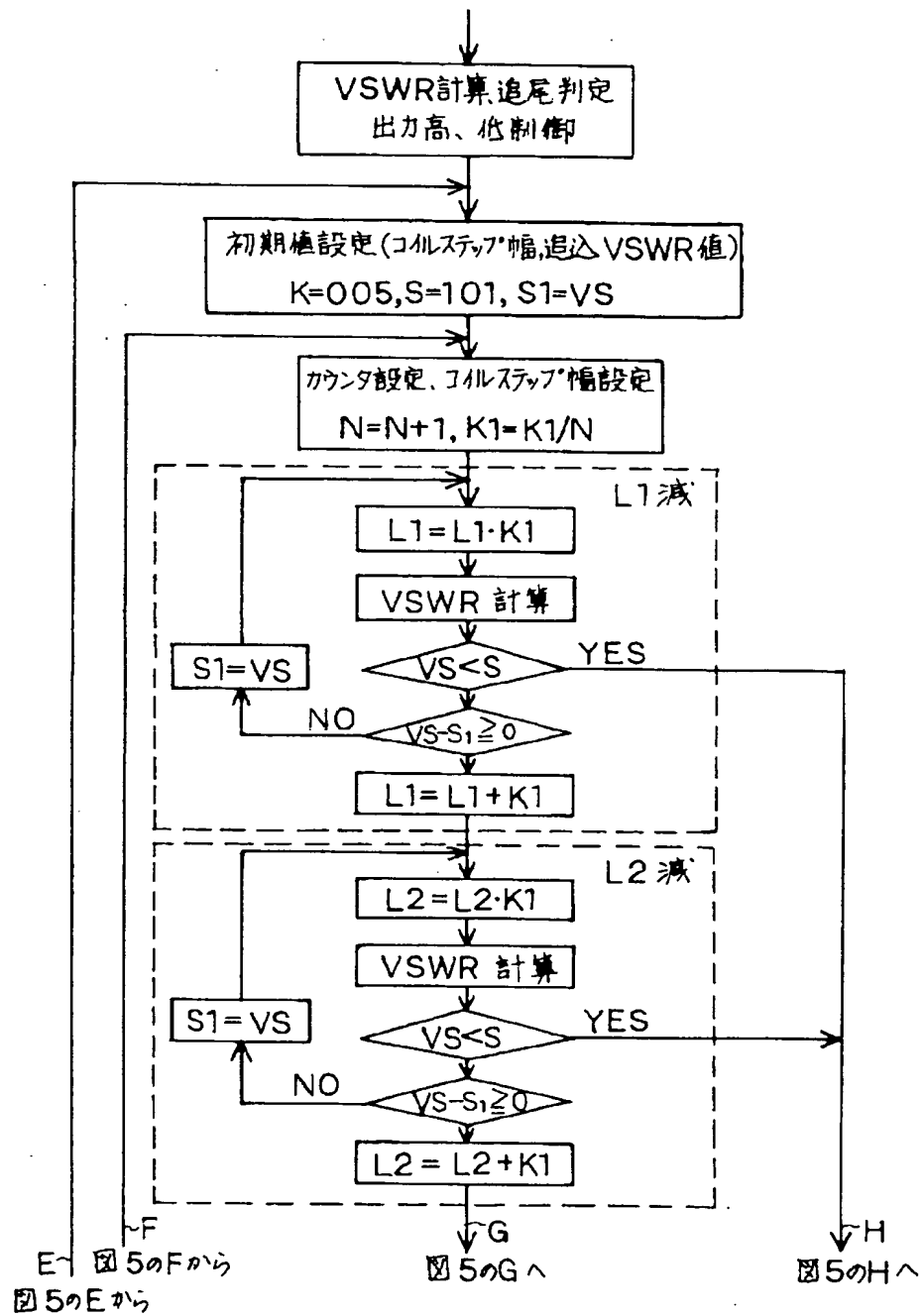
【図6】



【図2】



【図4】



【図5】

